

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-202060

(43)Date of publication of application : 27.07.2001

---

(51)Int.Cl. G09G 3/28  
G09G 3/20  
H04N 5/66

---

(21)Application number : 2000-354135 (71)Applicant : PIONEER ELECTRONIC CORP

(22)Date of filing : 22.11.1996 (72)Inventor : AMAMIYA KIMIO

---

(30)Priority

Priority number : 07343244 Priority date : 28.12.1995 Priority country : JP

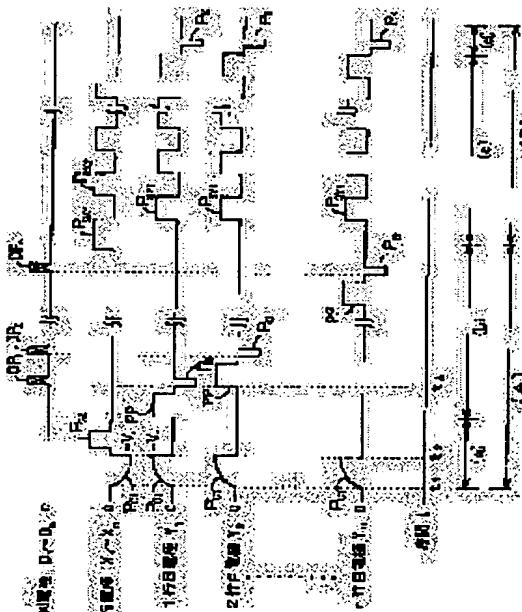
---

## (54) METHOD FOR DRIVING SURFACE DISCHARGE ALTERNATING-CURRENT TYPE PLASMA DISPLAY DEVICE

### (57)Abstract:

PROBLEM TO BE SOLVED: To improve the contrast of a plasma display device.

SOLUTION: A driving method for a plasma display device consists of an initializing process, a pixel data writing process, and a maintained discharging process for a pixel cell. The initializing process includes a process for applying a 2nd predischarging pulse to one of a couple of row electrodes right after a 1st predischarging pulse is applied. Through the initializing process, the pulse waveform of the 1st predischarging pulse is made slower in rising than that of a maintaining pulse. In the maintained discharging process, the pulse width of a maintaining pulse which is applied first is made longer than that of a maintaining pulse which is applied right after it. Consequently, light emission intensity due to discharging irrelevantly to display is suppressed.



---

---

## LEGAL STATUS

[Date of request for examination] 21.11.2000

[Date of sending the examiner's decision  
of rejection]

[Kind of final disposal of application other  
than the examiner's decision of rejection  
or application converted registration]

[Date of final disposal for application]

[Patent number] 3345398

[Date of registration] 30.08.2002

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-202060

(P2001-202060A)

(43) 公開日 平成13年7月27日 (2001.7.27)

(51) Int.Cl.<sup>7</sup>  
G 0 9 G 3/28  
3/20 6 2 4  
6 4 2  
H 0 4 N 5/66 1 0 1

F I  
C 0 9 G 3/20  
H 0 4 N 5/66  
C 0 9 G 3/28

テマコード(参考)  
6 2 4 M  
6 4 2 E  
1 0 1 B  
H

審査請求 有 請求項の数 1 O.L (全 13 頁)

(21) 出願番号 特願2000-354135(P2000-354135)  
(62) 分割の表示 特願平8-312183の分割  
(22) 出願日 平成8年11月22日(1996.11.22)  
(31) 優先権主張番号 特願平7-343244  
(32) 優先日 平成7年12月28日(1995.12.28)  
(33) 優先権主張国 日本 (JP)

(71) 出願人 000005016  
バイオニア株式会社  
東京都目黒区目黒1丁目4番1号  
(72) 発明者 雨宮 公男  
山梨県中巨摩郡富町西花輪2680番地 静岡バイオニア株式会社甲府事業所内  
(74) 代理人 100079119  
弁理士 藤村 元彦

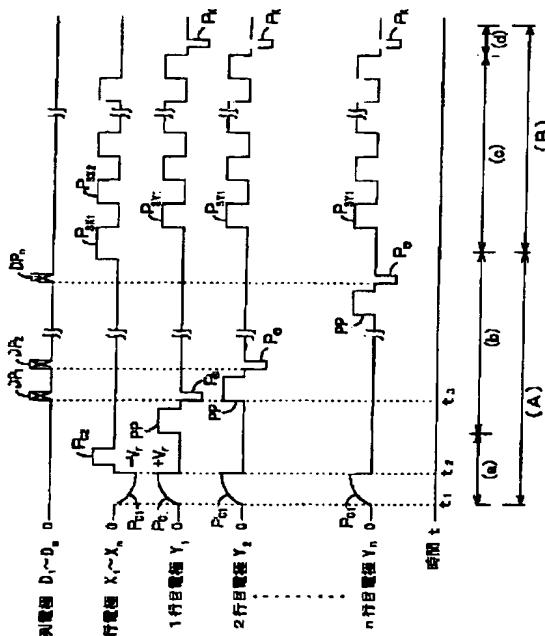
(54) 【発明の名称】 面放電交流型プラズマディスプレイ装置の駆動方法

(57) 【要約】

【課題】 プラズマディスプレイ装置のコントラストを向上させる。

【解決手段】 プラズマディスプレイ装置の駆動方法は、画素セルに対して、初期化行程と、画素データ書き込み行程と、維持放電行程と、からなる。初期化行程は、第1予備放電パルスの印加終了直後に、行電極対の一方の行電極に第2予備放電パルスを印加する行程を含む。初期化行程にて、第1予備放電パルスのパルス波形は、前記維持パルスに比して立ち上がりを緩やかにする。維持放電行程にて、最初に印加される維持パルスのパルス幅を、その次に印加される維持パルスのパルス幅よりは長くする。

【効果】 表示とは無関係の放電による発光強度が抑制される。



【特許請求の範囲】

【請求項1】 対をなす行電極からなる複数の行電極対と、前記行電極対と放電空間を介して対向するとともに前記行電極対と直交する方向に伸長して前記行電極対と交差する毎に画素セルを画定する複数の列電極と、前記行電極対を被覆する誘電体層とを備えたプラズマディスプレイ装置において、画像の表示を行う駆動方法であつて、

全ての前記行電極対に第1予備放電パルスを同時に印加して前記行電極対各々の行電極間に予備放電を生ぜしむる初期化行程と、

前記行電極対に走査パルスを印加すると同時に前記列電極に画素データに対応した画素データパルスを印加して画素の発光及び不発光の一方を選択する画素データ書き込み行程と、

前記行電極対の行電極に維持パルスを印加して画素セルの選択された発光及び不発光状態の一方を維持する維持放電行程とを有し、

前記初期化行程は、前記第1予備放電パルスの印加終了直後に、前記行電極対の一方の行電極に第2予備放電パルスを印加する行程を含み、

前記第1予備放電パルスは、前記維持パルスに比して立ち上がりが緩やかなパルス波形を有し、

前記維持放電行程において、最初に印加される維持パルスのパルス幅を、その次に印加される維持パルスのパルス幅よりも長くすることを特徴とするプラズマディスプレイ装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、面放電型プラズマディスプレイ装置及びその駆動方法に関する。

【0002】

【従来の技術】プラズマディスプレイ装置は、薄形の2次画面表示装置の1つとして近年様々な研究がなされており、その1つにメモリ機能を有するマトリクス方式の面放電交流型プラズマディスプレイパネルが知られている。面放電交流型プラズマディスプレイパネルの多くは、3電極構造を採っている。このタイプのプラズマディスプレイパネルにおいて、2枚の基板、すなわち前面ガラス基板及び背面ガラス基板が所定間隙を介して対向配置されている。表示面としての上記前面ガラス基板の内面（背面ガラス基板と対向する面）には、互いに対をなして平行に伸長する行電極対の複数がサスティン電極対として形成されている。背面ガラス基板には、行電極対と交差するように複数の列電極がアドレス電極として伸長形成され、さらに蛍光体が塗布されている。上記表示面側から見た場合、行電極対と列電極との交差部を中心として、1画素に対応する画素セルが構成され、1つの画素セルにおいて、交差部近傍の行電極の間隙が放電ギャップとなっている。

【0003】画素セルの各々が上述の如く形成されている面放電交流型プラズマディスプレイパネルを駆動する場合、各セルに対して各サブフレーム毎のセルの発光の有無を選択しなければならない。この時、各サブフレームにおいて、表示データの違いによるセル間の発光状態の違いを均一にするために、また、データ書き込み時の放電を安定させるために、行電極対の行電極間にリセットパルスを印加して生じるリセット放電によって全てのセルの初期化を行っている。次に、データに従って選択した列電極に走査パルスを印加して列電極-行電極間で選択放電を生ぜしめ、セルへのデータの書き込みを行うものである。

【0004】このセルの初期化及びデータ書き込みにおいて、リセット放電により全セルに予め一定量の壁電荷を生ぜしめ、走査パルスの印加により、いわゆる選択放電によりセルの壁電荷を増大せしめて発光させるセルを選択する選択書き込みを行う場合と、選択放電によりセルの壁電荷を消滅せしめて未発光とするセルを選択する選択消去を行う場合と、がある。次に、サスティンパルスを印加して、選択書き込みの場合は選択したセルにおいて発光の維持放電を生ぜしめ、選択消去の場合は未選択のセルにおける発光の維持放電を生ぜしむる。さらに、所定時間の経過後、いずれのデータ書き込みにおいても消去パルスの印加によりセルに書き込まれたデータを消去するのである。

【0005】故に、セルの発光を選択しない、いわゆる「黒表示」の場合でも、セルにおいてリセット放電は必ず行われる。また、データの書き込み方法が選択消去の場合は、データを書き込むための選択放電、すなわち壁電荷を消滅させる放電も「黒表示」に含まれる。故に、セルを未発光とする場合においても、「黒表示」におけるセルの放電によりセルは若干の輝度を有している。

【0006】一般に、リセットパルスの電圧は、壁電荷を生成するために、データ走査パルスの電圧に比較するとそのレベルがかなり大きいので、「黒表示」における発光強度はリセット放電によるものが多くを占めている。また、プラズマディスプレイパネルのコントラストは、リセット放電発光の輝度と維持放電発光の輝度との比で決まる。故に、上述の「黒表示」における放電は、リセット放電発光による輝度を大きくするので、プラズマディスプレイパネルのコントラストを悪化させる一因となっている。

【0007】そこで、コントラストを改善するために、リセット放電や選択放電において、パルス電圧を低下したり、またはパルス幅を短縮するなどして、これらの放電を弱めることが行われてきた。しかしながら、選択消去が行われる場合、リセット放電を弱くすると生成する壁電荷量が少なくなるために、初期化が不完全になったり、データを書き込む際の列電極-行電極間の電位差が小さくなったりする。このため、列電極-行電極間の放

電が不安定になったり、また、確実にセルを選択消去することができなくなる等により、誤表示が発生し易くなる。また、選択書き込みの場合も、同様に、初期化や選択放電が不安定になるため、誤表示が発生し易くなっている。さらに、選択消去や選択書き込み方式のいずれにおいても、リセット放電によって生じた荷電粒子は、時間経過と共に徐々に消滅するので、リセット放電の後、走査パルスが印加されるまでの時間が長くなる。例えばn行目における各画素セルの放電空間内に存在する荷電粒子の量は、走査パルスの印加直前において微量となる。この時、微量の荷電粒子しか存在していない画素セルに対して、パルス幅の狭い走査パルスの同時印加を行っても直ちに放電が開始されないため、画素データに対応した壁電荷を形成することができない場合がある。

【0008】または、電圧を下げたりパルス幅を短くするなどしてリセット放電や選択放電を弱くして行った場合、生成される壁電荷量が元来少ないので、誘電体層において、壁電荷は、分布が放電ギャップ側に偏り、バス電極に近づくにつれて裾を引くように徐々に壁電荷密度が減少する。データの書き込み時において、データに応じてセルの発光を選択する選択放電は、列電極及び行電極間の電位差により放電するが、放電ギャップより最も離れた行電極のバス電極近傍は、壁電荷密度が低いこともある、列電極及び行電極間の電位差に対する寄与が少なく、放電ギャップ近傍の壁電荷だけが選択放電を発生させるための壁電荷として作用していた。従って、リセット放電で生じた壁電荷の一部のみしか選択放電での放電開始には使われず、リセット放電で無駄な発光をさせることとなり、プラズマディスプレイ装置のコントラストを悪化させる一因となっていた。

#### 【0009】

【発明が解決しようとする課題】本発明の主たる目的は、上記問題点に鑑みて、各セルの初期化放電、及びデータの書き込み時の選択放電を安定に生ぜしめながらもプラズマディスプレイ装置のコントラストを向上させる面放電交流型プラズマディスプレイ装置を提供することである。

【0010】本発明のさらなる目的は、画素データに対応した正確な発光表示が可能なマトリクス方式プラズマディスプレイパネルの駆動方法を提供することである。

#### 【0011】

【課題を解決するための手段】本発明のプラズマディスプレイ装置の駆動方法は、対をなす行電極からなる複数の行電極対と、前記行電極対と放電空間を介して対向するとともに前記行電極対と直交する方向に伸長して前記行電極対と交差する毎に画素セルを画定する複数の列電極と、前記行電極対を被覆する誘電体層とを備えたプラズマディスプレイ装置において、画像の表示を行う駆動方法であって、全ての前記行電極対に第1予備放電パルスを同時に印加して前記行電極対各々の行電極間に予備

放電を生ぜしむる初期化行程と、前記行電極対に走査パルスを印加すると同時に前記列電極に画素データに対応した画素データパルスを印加して画素の発光及び不発光の一方を選択する画素データ書き込み行程と、前記行電極対の行電極に維持パルスを印加して画素セルの選択された発光及び不発光状態の一方を維持する維持放電行程とを有し、前記初期化行程は、前記第1予備放電パルスの印加終了直後に、前記行電極対の一方の行電極に第2予備放電パルスを印加する行程を含み、前記第1予備放電パルスは、前記維持パルスに比して立ち上がりが緩やかなパルス波形を有し、前記維持放電行程において、最初に印加される維持パルスのパルス幅を、その次に印加される維持パルスのパルス幅よりも長くすることを特徴とするものである。

【0012】本発明のプラズマディスプレイ装置の駆動方法によれば、セルにおける維持放電による発光強度が増大するので、プラズマディスプレイ装置のコントラストが向上し、表示に対応した放電が確実に単位発光領域内で生じるので的確な表示が行われる。

#### 【0013】

【発明の実施の形態】本発明の面放電交流型プラズマディスプレイ装置及びその駆動方法の実施例を図面を参照しながら説明する。図1は、プラズマディスプレイパネルの詳細を示す構成図であり、符号120は、3電極構成を探る面放電交流型プラズマディスプレイパネル120の画素セルの複数を示す。このプラズマディスプレイパネルは、例えば100～200μmの間隙を介して互いに平行に対向する透明なガラス製の前面基板122及び背面基板124と、背面基板124において1つの方向に対して互いに平行に延在し隣接し合う隔壁126, 128にて放電空間128を画定する。

【0014】前面基板122は表示面となり、この前面基板122の背面基板124と対向する面には、複数の行電極 $X_i, Y_i$  ( $i=1, 2, \dots, n$ )が、サスティン電極として、例えばITOや酸化錫(SnO)などの蒸着によりおよそ数百nmの膜厚で互いに平行に伸長形成されている。各行電極 $X_i, Y_i$ には、電極としての導電性を高めるために、行電極 $X_i, Y_i$ の幅に対して幅の狭い金属製のバス電極 $\alpha_i, \beta_i$ が、それぞれ補助電極として行電極 $X_i, Y_i$ に密着形成されている。さらに、互いに隣接する行電極 $X_i, Y_i$ の2本は、対をして行電極対( $X_i, Y_i$ )を構成している。次に、これらの行電極 $X_i, Y_i$ を被覆するように誘電体層130が約20～30μmの膜厚で形成され、この誘電体層130に接して酸化マグネシウム(MgO)からなるMgO層132が、およそ数百nmの膜厚で積層形成されている。

【0015】一方、背面基板124において、前面基板122との間隙を保持するために形成される隔壁126は、例えば厚膜印刷技術を用いて、長手方向が行電極X

$x_i, Y_i$  と直交する方向に伸長して、例えば幅  $50 \mu m$  且つ間隔が  $400 \mu m$  となるように互いに平行に形成される。なお、隔壁 126 の間隔は  $400 \mu m$  に限らず、表示面となるプラズマディスプレイパネルのサイズや画素数に応じて適切な値に変更することができる。

【0016】さらに、互いに隣接する隔壁 126, 126 の間に、例えばアルミニウム (A1) やアルミニウム合金からなる列電極  $D_j$  ( $j=1, 2, \dots, m$ ) が、アドレス電極として、行電極  $X_i, Y_i$  の伸長方向と直交する方向に、およそ  $100 nm$  の膜厚で形成されている。この列電極  $D_j$  は、A1 や A1 合金などの反射率の高い金属にて作製されるので、波長帯域:  $380 \sim 650 nm$ において 80% 以上の反射率を有する。なお、この列電極  $D_j$  は、A1 や A1 合金に限らず、高い反射率を有する Cu, Au など適宜の金属や合金にて作製することができる。

【0017】さらに、各列電極  $D_j$  を覆いながら蛍光体膜 136 が例えば  $10 \sim 30 \mu m$  の膜厚で発光層として形成されている。上述のように、各電極  $X_i, Y_i, D_j$ 、誘電体層 130 及び発光層 136 が形成された前面基板 122 及び背面基板 124 が封着されて放電空間 128 の排気が行われ、さらにベーキングにより MgO 層 132 の表面の水分が除去される。次に、放電空間 128 に希ガスとしての例えれば Ne・Xe ガスを 3 から 7% を含む不活性混合ガスの  $400 \sim 600 torr$  が封入封止される。

【0018】このようにして、対をなす行電極  $X_i, Y_i$  これらとの行電極と交差する列電極  $D_j$  との交点を中心する単位発光領域が 1 画素セル  $P_{i,j}$  として画定され、この画素セル  $P_{i,j}$  は、電極  $X_i, Y_i, D_j$  間の放電により蛍光体が励起されて発光する。すなわち、各画素セル  $P_{i,j}$  では、電極  $X_i, Y_i, D_j$  間の電圧印加によって、画素セル  $P_{i,j}$  の発光放電の選択、維持及び消去が行われ、発光が制御される。

【0019】次に、行電極  $X_i, Y_i$  の形状及び寸法について説明する。図 2 に、行電極対  $X_i, Y_i$  の構成の第 1 の実施例を示す。行電極対  $X_i, Y_i$  は、上述のように、互いに所定距離を介して対向しながら互いに平行に伸長形成されている。本実施例において、行電極対をなす行電極  $X_i, Y_i$  の各々は、適宜の膜厚を有し、その幅  $w$  は  $300 \mu m$  以上に形成されている。なお、行電極  $X_i, Y_i$  の幅  $w$  は、 $300 \mu m$  以上の長さであれば適宜の値を探り得るものである。また、1 つの単位発光領域における行電極の長さは、隔壁 126 の間隔に相当する。そして、上記構成においては、1 つの画素セルにおける行電極対  $X_i, Y_i$  の間隙  $G_1$  が、放電ギャップとなる。

【0020】図 3 は、上記プラズマディスプレイパネル 120 を駆動する駆動装置の構成を示す。図 3 において、同期分離回路 201 は、供給された入力ビデオ信号

中から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路 202 に供給する。タイミングパルス発生回路 202 は、これら抽出された水平及び垂直同期信号に基づいた抽出同期信号タイミングパルスを発生してこれを A/D 変換器 203、メモリ制御回路 205 及び読出しタイミング信号発生回路 207 の各々に供給する。A/D 変換器 203 は、上記抽出同期信号タイミングパルスに同期して入力ビデオ信号を 1 画素毎に対応したデジタル画素データに変換し、これをフレームメモリ 204 に供給する。メモリ制御回路 205 は、上記抽出同期信号タイミングパルスに同期した書込信号及び読出信号をフレームメモリ 204 に供給する。フレームメモリ 204 は、書込信号に応じて、A/D 変換器 203 から供給された各画素データを順次取り込む。また、フレームメモリ 204 は、読出信号に応じて、このフレームメモリ 204 内に記憶されている画素データを順次読み出して次段の出力処理回路 206 へ供給する。読出しタイミング信号発生回路 207 は、放電発光動作を制御するための各種タイミング信号を発生してこれらを行電極駆動パルス発生回路 210 及び出力処理回路 206 の各々に供給する。出力処理回路 206 は、読出しタイミング信号発生回路 207 からのタイミング信号に同期させて、フレームメモリ 204 から供給された画素データを画素データパルス発生回路 212 に供給する。

【0021】画素データパルス発生回路 212 は、出力処理回路 206 から供給される各画素データに応じた画素データパルス DP を発生してプラズマディスプレイパネル 120 の列電極  $D_1 \sim D_m$  に印加する。行電極駆動パルス発生回路 210 は、プラズマディスプレイパネル 120 の全ての行電極対間で予備放電を行うための第 1 及び第 2 予備放電パルス、荷電粒子を再形成するためのプライミングパルス、画素データ書き込みのための走査パルス、画素データに応じた発光放電を維持するための維持パルス、更に上記維持発光放電を停止するための消去パルスの各々を生成することができ、これらのパルスを上記読出しタイミング信号発生回路 207 から供給される各種のタイミング信号に応じたタイミングにてプラズマディスプレイパネル 120 の行電極  $X_1 \sim X_n, Y_1 \sim Y_n$  に印加する。

【0022】次に、図 2 に示す構成の行電極対  $X_i, Y_i$  及び図 3 に示す駆動装置を含むプラズマディスプレイ装置の駆動方法について説明する。図 4 に、本発明の駆動方法の第 1 の実施例を示し、この第 1 の実施例の方法によりパネル駆動を行う際にプラズマディスプレイパネル 120 に印加される各種パルスの印加タイミングを示す。

【0023】1 つの画素セル  $P_{i,j}$  に着目すると、画素セル  $P_{i,j}$  は、画素セルの初期化期間 (a) 及び次のデータの書き込み期間 (b) からなる非表示期間 (A) と、維持放電期間 (c) 及びデータ消去期間 (d) から

なる表示期間（B）と、からなる1のサブフィールドを繰り返して動的な表示を行う。期間（a）において、画素データの供給はなく、行電極駆動パルス発生回路210は、時刻 $t_1$ にて、全ての行電極対の行電極 $X_i$ 、 $Y_i$ にリセットパルス $P_{c1}$ を第1予備放電パルスとして同時に印加する。この時、各行電極対 $X_i$ 、 $Y_i$ において、一方の行電極 $X_i$ には例えば負極性の所定極性の電位 $-V_r$ が第1サブパルスとして印加され、他方の行電極 $Y_i$ には、極性が第1サブパルスとは反対になる例えば正極性の電位 $+V_r$ が第2サブパルスとして印加される。各行電極対間に印加された電位 $-V_r$ と電位 $V_r$ とにて生成される電位差 $2V_r$ が放電開始電圧を越えるとセルは放電を開始する。このリセット放電、すなわち予備放電は瞬時に終息し、全てのセルにおいて、リセット放電によって生成された壁電荷が誘電体層130にほぼ一様に残留する。

【0024】次に、期間（b）において、画素データパルス発生回路212は、各行毎の画素データに対応した正電圧の画素データパルス $D_{P1} \sim D_{Pn}$ を順次、列電極 $D_1 \sim D_m$ に印加する。一方、行電極駆動パルス発生回路210は、上記画素データパルス $D_{P1} \sim D_{Pn}$ の各印加タイミングに同期して、小なるパルス幅の走査パルス、すなわちデータ選択パルス $P_e$ を行電極 $Y_1 \sim Y_n$ に順次印加する。例えば、時刻 $t_2$ において、画素セル $P_{i,j}$ に画素データが供給され、画素データに対応した電圧レベルを有するデータパルスと走査パルス $P_e$ との印加が同時に生じ、画素セル $P_{i,j}$ の発光の有無が確定する。すなわち、走査パルスのセルへの印加により生じる選択放電によって、画素セルの壁電荷量に変化がもたらされる。

【0025】例えば選択消去の場合は、画素データの内容が画素セルを発光させない論理「0」である場合には、走査パルス $P_e$ と共に画素データパルス $D_P$ が同時に印加されるので、画素セル内部に形成されている壁電荷は消滅し、このセルの期間（c）における不発光が確定する。一方、画素データの内容が画素セルを発光させる論理「1」である場合には、走査パルス $P_e$ のみが印加されるので放電が生成せず、その画素セル内部に形成されている壁電荷はそのまま保持され、このセルの期間（c）における発光が確定する。すなわち、走査パルス $P_e$ は、画素セル内に形成されている壁電荷を画素データに応じて選択的に消去せしめるためのトリガとなるのである。

【0026】一方、選択書き込みの場合は、論理「1」の画素データパルスと走査パルスとの同時印加により壁電荷が増やされて、次の期間（c）でのかかるセルの発光が確定する。次に、期間（c）においては、行電極駆動パルス発生回路210は、正電圧の維持パルス $P_{sx}$ を連続して行電極 $X_1 \sim X_n$ の夫々に印加すると共に、維持パルス $P_{sx}$ の印加タイミングからはずれたタイミング

にて正電圧の維持パルス $P_{sy}$ を連続して行電極 $Y_1 \sim Y_n$ の夫々に印加して、期間（b）にて書き込まれた画素データに対応した表示用の発光放電を継続させる。この時、先の期間（b）にて壁電荷が残されたセルにおいては、維持パルスの印加により、壁電荷自体が有する電荷エネルギーと維持パルスのエネルギーによって行電極対の放電ギャップを介して放電が生じてセルが発光する。一方、壁電荷が消去されたセルでは、維持パルスの印加によりセルに生じる電位差 $V_s$ は放電開始電圧よりも低いので、セルは放電せず、故に発光しない。

【0027】次に、期間（d）においては、行電極駆動パルス発生回路210は、時刻 $t_3$ にて消去パルス $P_k$ を全ての行電極 $Y_1 \sim Y_n$ に印加すると、セルの維持放電は停止され、期間（b）にてセルに書き込まれた画素データは全て消去される。このようにして、1つの画素セルにおいて、期間（a）にて初期化のためにリセットパルスが行電極対 $X_i$ 、 $Y_i$ 間に印加されて放電ギャップG1を中心としてリセット放電が予備放電として生じ、期間（b）にて画素データが書き込まれてセルの発光が選択され、期間（c）にて書き込まれた画素データに基づき発光が選択された場合は維持パルスの行電極対への周期的印加によりセルの発光状態が維持されて表示を行い、期間（d）にて消去パルスが行電極対の一方の行電極に印加されて書込まれたデータを消去するものである。

【0028】上記駆動において、期間（a）の初期化において、リセットパルスの電圧が小さかったり、パルス幅が短いなどリセット放電が弱い場合、このようなリセット放電により生じた壁電荷量は少なく、壁電荷は主に図2の放電ギャップG1近傍に集中して分布する。次の期間（b）において、データ書き込みが選択消去の場合、データに応じて選択放電によりこの放電ギャップG1近傍に存在する壁電荷を消滅せしめることとなる。この時、消去すべき壁電荷は放電ギャップG1近傍のみに存在し且つその電荷量も少ないので、選択放電のパルス電圧が小さかったりまたはパルス幅が短くとも、選択されたセルの壁電荷をほぼ完全に消滅せしめることができる。すなわち、表示に関係しない放電による発光強度を抑制することができる。

【0029】次の期間（c）において、維持パルスが印加されると、選択放電により壁電荷が無いセルでは放電が生ぜず、故にセルが発光しない。一方、選択放電が生成せず壁電荷が残留しているセルでは維持放電パルスの印加により放電が開始され、セルが発光を開始する。一般に、図5に示すように、パルスを繰り返し印加して維持放電を継続すると、放電は平衡状態になり、生成される壁電荷量も一定量に達し、発光強度も図5に示すように一定になる。この時の壁電荷量を $Q$ とする。セルに残る壁電荷量が最初から $Q$ であれば、各パルスによる放電は最初から平衡状態にある。しかし、最初の壁電荷量が

Xよりも少ない場合、発光が開始されたばかりのセルでは、行電極対Xi, Yiへの維持放電パルスの周期的印加により、セルに残る壁電荷の電荷量は次第に増大してQに近づく。この時、各維持パルスによる発光強度も、生成される壁電荷量に応じて大きくなる。

【0030】さらに、本発明のプラズマディスプレイ装置は、面放電型であるから、壁電荷の電極近傍の分布も考慮しなければならない。維持放電の平衡状態において、電荷量Q'の壁電荷が誘電体層130において行電極Xi, Yi近傍領域全体に広がって分布することとなる。従って、壁電荷が放電ギャップ近傍G1のみに存在し且つその量がQ'よりも少ない場合、壁電荷の分布は、放電の繰り返しに伴い、図6に示すように次第に放電ギャップG1から遠ざかる方向にまで広がり分布するようになる。この時セルの発光強度も生成される電荷量に応じて次第に強くなり、やがて一定になる。

【0031】従って、図2の行電極対Xi, Yiにおいて、リセット放電、選択放電、及び維持放電が生じる放電ギャップG1を中心とした場合の行電極Xi, Yiの長さ、すなわち幅wは、 $300\mu m$ 以上と長く、電極面積が拡大されているので、維持放電の繰り返しによって壁電荷は次第に放電ギャップG1から遠ざかる方向に広がり、最終的には行電極Xi, Yiの全体に広がり平衡状態になる。従って、平衡状態では維持放電が行電極対Xi, Yi全体に広がって生じ、平衡状態に達した放電領域から発せられる紫外線によりセルが発光するので、表示面側からは画素セルPi,jにおいて行電極Xi, Yiの全体が発光して見える。

【0032】なお、期間(c)において、壁電荷が行電極全体に広がるまで、すなわち壁電荷が平衡状態に達するまでに必要な印加パルス数は数回程度であり、通常各サブフレーム毎に維持パルスは数十から数百回印加されるので、サブフレームの期間(c)に入るとほとんど瞬間に壁電荷は平衡状態に達して、表示面側からはセルの行電極の全体が発光するようになる。よって、リセット放電が弱くても、表示中のセルの輝度には何等影響を与えないものである。

【0033】上述のように、図2に示す行電極対Xi, Yiの構成によって、維持放電発光の強度が増大するので、プラズマディスプレイパネルのコントラストを向上させることができる。図7に、本発明の駆動方法の第2実施例を示し、この駆動方法により図2に示す電極構造を探るプラズマディスプレイパネル120にパネル駆動を行う際に印加される各種駆動パルスの印加タイミングを示す。

【0034】画素セルPi,jは、図4に示す駆動方法と同様に、画素セルの初期化期間(a)及び次のデータの書き込み期間(b)からなる非表示期間(A)と、維持放電期間(c)及びデータ消去期間(d)からなる表示期間(B)と、からなる1のサブフィールドを繰り返し

て動的な表示を行う。期間(a)において、画素データの供給はなく、行電極駆動パルス発生回路210は、時刻t1にて全ての行電極対の行電極Xi, YiにリセットパルスPc1を第1予備放電パルスとして同時に印加する。この時、各行電極対Xi, Yiにおいて、一方の行電極Xiには例えば負極性となり且つ波形の前端部が緩やかに立ち上がり且つ終端部において電位が-Vrに達するパルスが第1サブパルスとして印加され、他方の行電極Yiには極性が第1サブパルスとは反対になり且つ波形の前端部が緩やかに立ち上がり且つ終端部において電位が+Vrに達するパルスが第2サブパルスとして印加される。このように、図7に示す第1予備放電パルスは、図4に示す第1予備放電パルス及び維持パルスと比較すると、パルス波形の立ち上がりが緩やかであり、これらのパルスによって行電極対間に生じる電位差が放電開始電圧を越えるとセルは放電を開始する。このリセット放電、すなわち予備放電は瞬時に終息し、全てのセルにおいて、リセット放電によって生成された壁電荷が誘電体層130にほぼ一様に残留する。

【0035】しかしながら、パルス波形の前端部の立ち上がりが緩やかなために、第1予備放電パルスPc1により生じる予備放電は、その強度が図4に示す第1予備放電パルスによる予備放電より弱くなる。従って、予備放電により生じる各画素セルの壁電荷量が少なかつたり、画素セル毎の壁電荷量にパネル全体では大きな偏位が生じ易い。

【0036】そこで、画素セルに生じる壁電荷量をプラズマディスプレイパネル全体で均一にするために、行電極駆動パルス発生回路210は、期間(a)内で第1予備放電パルスの印加終了直後の時刻t2に、行電極対の一方の行電極に、例えば行電極Xiに、先の第1サブパルスとは極性が反対になる第2予備放電パルスPc2を印加して、再度予備放電させることによって画素セル毎の壁電荷量の不均一を補正してプラズマディスプレイパネル全体における画素セルの壁電荷量を均一にする。

【0037】次に、画素データパルス発生回路212は、各行毎の画素データに対応した正電圧の画素データパルスDP1～DPnを順次、列電極D1～Dmに印加する。一方、行電極駆動パルス発生回路210は、上記画素データパルスDP1～DPnの各印加タイミングに同期して、小なるパルス幅の走査パルスPeを行電極Y1～Ynへ順次印加する。この時、行電極駆動パルス発生回路210は、走査パルスPeを各行電極Yiに印加する直前に、図7に示すように、対をなしている一方の行電極Yiに、第1サブパルスPc1とは極性が反対になる、例えば正極性のプライミングパルスPPを印加する。例えば画素セルP1,jに対しては、時刻t3において画素データに応じたデータパルスの印加があり、図4に示す駆動方法と同様に、画素セルP1,jの発光の有無が確定する。

【0038】このように、プライミングパルスPPの印加により、パルスPc1及びPc2による予備放電にて得られて時間の経過により減少した荷電粒子が、放電空間128内に再形成される。よって、放電空間128内の誘電体層に所望量の荷電粒子が存在するときに、上記走査パルスPeの印加による画素データ書き込みをなすことができる。

【0039】例えば選択消去の場合には、画素データの内容が画素セルを発光させない論理「0」である場合には、走査パルスPeと共に画素データパルスDPが同時に印加されるので、画素セル内部に形成されている壁電荷は消滅し、このセルの期間(c)における不発光が確定する。一方、画素データの内容が画素セルを発光させる論理「1」である場合には、走査パルスPeのみが印加されるので放電が生じず、その画素セル内部の壁電荷はそのまま保持され、このセルの期間(c)における発光が確定する。

【0040】一方、選択書き込みの場合は、論理「1」の画素データパルスと走査パルスとの同時印加により壁電荷が増やされ、次の期間(c)でのかかるセルの発光が確定する。次に、期間(c)においては、行電極駆動パルス発生回路210は、正電圧の維持パルスPsxを連続して行電極X1～Xnの夫々に印加すると共に、維持パルスPsxの印加タイミングに対してずれたタイミングにて正電圧の維持パルスPsyを連続して行電極Y1～Ynの夫々に印加して、図4に示す駆動方法と同様に、期間(b)にて書き込まれた画素データに対応した表示用の発光状態を維持する。維持パルスが連続して行電極対Xi, Yiに交互に印加されている期間にわたり、壁電荷が残留している画素セルのみが表示用の放電発光状態を維持する。

【0041】なお、この維持放電行程において、最初に、すなわち第1番目に行電極に印加される維持パルスPsx1は、第2番目以降に印加される維持パルスPsy1, Psx2, …に比較してパルス幅が長く設定されている。この理由を次に説明する。画素データ及び走査パルスによる画素セルへのデータの書き込みは、第1行目から第n行目まで順次行われるので、画素データがセルに書き込まれた後、維持放電行程に入るまでの時間が行毎に異なる。すなわち、パネル全体において、例えば画素データにより壁電荷をセル内に維持することが確定した状態であっても、維持放電期間(c)に突入直前の画素セル内部の壁電荷及び空間電荷の量が行毎に異なることがあり得る。従って、画素データの書き込みから維持放電までの時間の経過により壁電荷が減少した画素セルでは、維持放電が生じない場合が起こり得る。故に、最初の維持パルスのパルス幅を長くして、第1回目の維持パルスの印加により生成される電位差を通常よりも長期に亘り行電極間に作用させることによって、表示用に発光が選択された画素セルのいずれにおいても第1回

目の維持放電を確実に生成せしめ、さらに、発光が選択された画素セル内の電荷量をパネル全体で一様にするものである。このような維持パルスによる第1回目の維持放電により、パネル全体でむらのない画像表示をなし得るものである。

【0042】次に、行電極駆動パルス発生回路210は、消去パルスPkを行電極Y1～Ynに同時に印加することにより、期間(b)で画素セルに書き込まれた画素データを全て消去する。以上のように、図7に示すプラズマディスプレイパネルの駆動方法においては、全行電極に一斉に、立ち上がりが緩やかな波形を有する第1予備放電パルスを印加して初期化を行い、維持放電行程においては第1番目に行電極に印加する維持パルスのパルス幅を長く設定することによって、パネルを発光表示するようしている。

【0043】このように、第1予備放電パルスの波形の立ち上がりを緩やかにすることによって、予備放電による画素セルの発光輝度を小さく抑えることができる。また、第1回目の維持パルスのパルス幅を2回目移行の維持パルスのパルス幅寄りも長く設定することによって、セルでの維持放電が確実に生じてセルに存在する電荷量が画素データ毎にパネル全体でほぼ一様になるので、発光表示が正確になされるのである。

【0044】なお、図7において、行電極対Xi, Yiに印加される第1予備放電パルスPc1, Pc1は、パルス波形と共に立ち上がりを緩やかなものとしたが、行電極対のうちのいずれか一方の行電極に印加される第1予備放電パルスのパルス波形を、図4に示す第1予備放電パルスのパルス波形と同様に立ち上がりが急峻なパルス波形とし、他方の行電極に印加される第1予備放電パルスのパルス波形を立ち上がりが緩やかなものとしても、同様な作用効果が得られる。

【0045】図8に、行電極対Xi, Yiの構造の第2の実施例を示す。図8において、行電極対Xi, Yiの行電極の各々は、各画素セルPi,jにおいて行電極の長手方向に伸長する本体部30と、対をなす他方の行電極に向けて本体部30の伸長方向とは交差する方向に本体部30から突出する突出部32とからなる。さらに、両行電極Xi, Yiの突出部32, 32は、各々の先端部34がギャップgapを介して互いに対向している。突出部32は、好ましくは本体部30の伸長方向と直交する方向に突出している。また、本実施例において、ギャップgapが放電ギャップとなる。

【0046】次に、行電極Xi, Yiの各部の寸法を示す。1つの画素セルにおける本体部30の伸長方向の長さ(図8においては線分A-A, B-Bの距離に相当)は隔壁126の間隔に相当するので400μmである。図8に示すように、本体部30の幅及び突出部32の長手方向の長さの合計をle、突出部の先端部の幅をw1とすると、leの長さは300～500μmに、w1の

寸法はセルの幅、すなわち $400\mu\text{m}$ よりも僅かに短く形成されている。なお、図8の構成においては、 $1e$ 及び $w_1$ の寸法の一例として、 $1e$ を $300\mu\text{m}$ とする。さらに、他の部分の寸法は、例えば、発光画素領域において行電極を横切る方向の長さを $670\mu\text{m}$ 、対をなす行電極 $X_i$ 、 $Y_i$ 間の間隙 $g_{e'}$ を $70\mu\text{m}$ 、行電極 $X_i$ 、 $Y_i$ の本体部 $30$ の幅 $l_b$ を $100\mu\text{m}$ とする。

【0047】図8に示す行電極対 $X_i$ 、 $Y_i$ を用いたプラズマディスプレイ装置は、図2に示す第1の実施例の行電極対を用いたプラズマディスプレイ装置と同様に、図4または図7に示す2種類のうちのいずれかの駆動方法により駆動されて表示を行う。従って、図8の行電極対を用いたプラズマディスプレイ装置も、第1の実施例の行電極対を用いたプラズマディスプレイ装置と同様に、予備放電による発光が抑制されるとともに、維持放電による発光強度が増大して、プラズマディスプレイ装置のコントラストが改善される。

【0048】なお、上記実施例において、行電極 $X_i$ 、 $Y_i$ の本体部 $30$ の幅及び突出部 $32$ の長手方向の長さの合計を $1e$ を $300\mu\text{m}$ としたが、本発明においてはこの値に限らず、この長さ $1e$ は $300\mu\text{m}$ 以上の長さに形成されれば、上記実施例と同様な効果を呈するものである。図9に、行電極対 $X_i$ 、 $Y_i$ の構造の第3の実施例を示す。図9において、行電極対 $X_i$ 、 $Y_i$ の行電極の各々は、1つの画素セル $P_{i,j}$ において行電極の長手方向に伸長する本体部 $30'$ と、対をなす他方の行電極に向けて本体部 $30'$ の伸長方向とは交差する方向に本体部 $30'$ から突出する突出部 $32'$ とからなる。さらに、両行電極 $X_i$ 、 $Y_i$ の突出部 $32'$ 、 $32''$ は、各々の先端部 $34'$ が放電ギャップとなる所定間隙 $g_{e'}$ を介して互いに対向している。突出部 $32'$ は、好ましくは本体部 $30'$ の伸長方向と直交する方向に突出している。本実施例の構成は、図8に示す行電極対の構成と比較した場合、本体部 $30'$ の幅に比較して突出部 $32'$ の突出方向の長さが短く、また、突出部 $32'$ の先端部 $34'$ の幅 $w_2$ も小さく形成されて、放電ギャップ近傍 $g_{e'}$ の行電極の面積が小さく形成されている。

【0049】図9に示す行電極対 $X_i$ 、 $Y_i$ の構成を使用したプラズマディスプレイ装置は、第1の実施例の行電極対を用いたプラズマディスプレイ装置と同様に、図4または図7に示す2種類のうちのいずれかの駆動方法により駆動されて表示を行う。図9の行電極対を用いたプラズマディスプレイ装置において、初期化においてリセットパルスを、電圧を下げたりパルス幅を短くするなどして印加すると、リセット放電が生じる領域は放電ギャップ近傍 $g_{e'}$ のみに限定される。このリセット放電による発光強度は、行電極の幅 $w_2$ 、すなわち突出部 $32'$ の先端部 $34'$ の幅 $w_2$ がセルの幅に対して3分の1程度とかなり狭いため、弱い。また、選択放電も放電

ギャップ近傍 $g_{e'}$ に放電が集中するので、選択放電の発光強度も弱い。維持放電に移行すると、最初の維持パルスによる維持放電は放電ギャップ近傍 $g_{e'}$ に限定されて生じるため発光強度は弱いが、図6に示すように、数パルスの印加により発光が電極全体に広がるので、発光強度は増大する。このように、リセット放電による放電領域が放電ギャップ近傍 $g_{e'}$ に限定されてその発光強度も抑制されるので、図9の行電極対 $X_i$ 、 $Y_i$ を用いたプラズマディスプレイ装置においては発光のコントラストが改善される。

【0050】なお、図10に示す行電極対の構成は、図9に示す行電極対の行電極の隔壁 $126$ とほぼ至近距離で対向する部分において、透明電極部分をバス電極と同一の幅で形成したものであり、その他の構成については図9と同じである。従って、図10に示す行電極対を用いたプラズマディスプレイ装置は、図9に示す行電極対を用いたプラズマディスプレイ装置と同じ効果を呈する。

【0051】図11に、行電極対 $X_i$ 、 $Y_i$ の構成の第4の実施例を示す。行電極対 $X_i$ 、 $Y_i$ の行電極 $X_i$ の各々は、行電極の長手方向に伸長する本体部 $30a$ と、本体部 $30$ から対をなす他方の行電極 $Y_i$ に向けて本体部 $30a$ の伸長方向とは交差する方向に突出する突出部 $32a$ とからなる。故に、両行電極 $X_i$ 、 $Y_i$ の突出部 $32a$ 、 $32a$ は、各々の先端部 $34a$ が所定間隙 $g_{e2}$ を介して互いに対向するように突出している。この所定間隙 $g_{e2}$ が放電ギャップとなる。なお、突出部 $32a$ の突出方向は本体部 $30a$ の長手方向と直交する方向が好ましい。

【0052】さらに、行電極 $X_i$ 、 $Y_i$ の突出部 $32a$ は、先端部 $34a$ を含む幅広部 $36$ と、幅広部と本体部 $30a$ とを連結するとともに幅が先端部 $34a$ の幅 $w_3$ よりも狭くなっている狭小部 $38$ と、からなる。本実施例において、幅広部 $36$ は、先端部 $34a$ の長さ $w_3$ が $200\sim250\mu\text{m}$ 、先端部 $34a$ から狭小部 $38$ までの長さ $d_1$ が $30\sim120\mu\text{m}$ に形成されている。

【0053】図11に示す構成の行電極対を用いたプラズマディスプレイ装置は、第1の実施例の行電極対を用いたプラズマディスプレイ装置と同様に駆動されて発光する。駆動する際、初期化において、電圧を小さくしたりパルス幅を短くするなどによりリセット放電を弱くしたとき、電圧やパルス幅が多少変動してもリセット放電領域 $A$ は、図11に点線で囲む領域、すなわち放電ギャップ $g_{e2}$ 及び幅広部 $36$ 、 $36$ 近傍に限定されるため、輝度変動のほとんど無い安定したリセット放電を生じさせることができる。また、リセット放電領域 $A$ の放電ギャップ近傍への限定により、リセット放電による発光強度は、狭小部 $38$ 、 $38$ の無い行電極対に比較すると、小さくなる。一方、維持放電期間においては、維持放電領域が電極全体に広がり、幅広部 $36$ 、 $36$ のみな

らず行電極 $X_i$ ,  $Y_i$  全体が発光するため、図11の行電極対を用いたプラズマディスプレイ装置のコントラストは改善されて向上する。

【0054】なお、幅広部36において先端部34aから狭小部38までの長さ $d_1$ を $30\mu m$ 未満とすると、行電極の製造に精度を要して、断線の発生確率が高くなり、適切ではない。また、先端部34aから狭小部38までの長さ $d_1$ を $120\mu m$ よりも大きくした場合、幅広部36の面積が大きくなるのでリセット放電領域が拡大してリセット放電による発光強度が高くなり、幅広部36の寸法としては適切ではない。

【0055】さらに、行電極対 $X_i$ ,  $Y_i$  の図11に示す構成においては、リセット放電が領域Aに限定されており、狭小部38よりもバス電極 $\alpha_i$ ,  $\beta_i$ に近い行電極部分ではリセット放電後に壁電荷がほとんど存在しないので、リセット放電後の行電極の幅広部36における壁電荷密度が高くなる。従って、データ書き込み時の選択放電においてアドレス電極、すなわち列電極及び行電極間の電位差を大きく探ることができ、印加されるデータ走査パルスの電圧が小さくても安定した選択放電を生じさせることができる。故に、データ走査パルスの電圧レベルを下げることができる。

【0056】なお、図11の行電極対と同一の効果を呈する行電極対の構成として、図12及び図16に示す構成が考えられる。図12は、図11に示す行電極対の行電極の隔壁126とほぼ至近距離で対向する部分において透明電極部分をバス電極と同一の幅で形成した行電極 $X_i$ ,  $Y_i$  であり、その他の構成については図11と同じである。図12の構成において、リセット放電領域Aは、放電ギャップ $g_e 2$ 及び幅広部36を含む、すなわち図12に点線で包囲された領域に限定されて生じる。

【0057】図13は、本体部30aがバス電極 $\alpha_i$ ,  $\beta_i$ とほぼ同一の幅に重なり合って伸長形成され、突出部32aの狭小部38は、図12の構成に比較すると長手方向がかなり長く形成されている。図13の構成において、リセット放電領域Aは、放電ギャップ $g_e 2$ 及び幅広部36を含む、すなわち図13に点線で包囲された領域に限定されて生じる。

【0058】図14は、突出部32aにおいて、狭小部38が突出部32aの長手方向に2分されて幅広部36の両端部にそれぞれ連結するように形成されている。図15に示す行電極対 $X_i$ ,  $Y_i$  の行電極の各々は、発光画素領域 $P_{i,j}$ において、隔壁126と交差する方向に伸長し隔壁126と交差する度にその幅が狭くなる本体部30a' と、本体部30a' の長手方向とほぼ垂直方向に本体部30a' から他方の行電極に向けて突出する狭小部40と、狭小部40の先端部において連結されて本体部30a' と平行方向に延在する対向先端部42とからなる。この対向先端部42は、行電極対の伸長方向において隣接する発光画素領域の対向先端部と連続して

いる。行電極対の互いにギャップ $g_e 3$ を介して対向する対向先端部42の間隙 $g_e 3$ が放電ギャップとなる。この対向先端部42の幅 $w_0$ は、 $30 \sim 120\mu m$ となり、セルにおけるリセット放電領域Aは、放電ギャップ $g_e 3$ 及び対向先端部42を含む、図15に点線で包囲された領域に限定されて生じる。

【0059】図16に示す行電極対の行電極は、1つの画素セルにおいて、行電極の長手方向に伸長する本体部30a' と、本体部30a' から他方の行電極に向けて突出し突出するにつれて幅が狭くなる接続部50と、接続部50の先端部に連結された幅広部52とからなる。この幅広部52の幅 $d_2$ は $30 \sim 120\mu m$ である。図16に示す構成において、リセット放電領域Aは、幅広部52, 52の間隙 $g_e 4$ 及び幅広部52, 52を含む、図16において点線で包囲された領域に限定されて生じる。

【0060】このように、図11乃至図16に示す行電極対の各構成に対して、プラズマディスプレイ装置を駆動する際、表示に直接関係しないリセット放電及び選択放電が生じる領域は、幅広部の間隙の面積と幅広部の面積との和に関係するので、この面積和を小さし、さらに狭小部38によって放電領域の拡大を防止することによって、リセット放電及び選択放電による発光強度を抑制することができる。

【0061】また、図2、図8乃至図16のいずれの行電極対の構成を探る場合においても、行電極 $X_i$ ,  $Y_i$  間の放電ギャップ近傍の誘電体層130の膜厚を厚く形成し、バス電極 $\alpha_i$ ,  $\beta_i$ に近接する側の誘電体層130の膜厚を薄く形成する。この場合、初期化及びデータ書き込み時において行電極の放電ギャップ近傍のみでリセット放電及び選択放電を生じさせれば、放電ギャップ近傍の誘電体層の容量が低いのでリセット放電及び選択放電による発光強度が小さく抑えられる。

【0062】さらに、図2、図8乃至図16のいずれの行電極対 $X_i$ ,  $Y_i$  の構成を探る場合においても、行電極間の放電ギャップ近傍の誘電体層130の誘電率を小さくし、バス電極 $\alpha_i$ ,  $\beta_i$ に近接する側の誘電体層130の誘電率を大きく形成する。この場合、初期化及びデータ書き込み時において行電極の放電ギャップ近傍のみでリセット放電及び選択放電を生じさせれば、放電ギャップ近傍の誘電体層の容量が低いのでリセット放電及び選択放電による発光強度が小さく抑えられる。

#### 【図面の簡単な説明】

【図1】本発明によるプラズマディスプレイ装置の画素セルの構成を示す斜視図である。

【図2】本発明の第1の実施例による行電極対の上面図である。

【図3】本発明のプラズマディスプレイパネルを駆動する駆動装置の構成を示す図である。

【図4】画素セルを駆動する際に各電極に印加される動

作波形の第1実施例を説明するグラフである。

【図5】放電の平衡状態において電極に印加されるパルスと発光強度との関係を説明するグラフである。

【図6】放電初期において、パルスの繰り返し印加によって変化する1つの画素セルにおける行電極近傍の壁電極分布を説明する図である。

【図7】画素セルを駆動する際に各電極に印加される動作波形の第2実施例を説明するグラフである。

【図8】本発明の第2の実施例による行電極対の上面図である。

【図9】本発明の第3の実施例による行電極対の上面図である。

【図10】本発明の第4の実施例による行電極対の上面図である。

【図11】本発明の第5の実施例による行電極対の上面図である。

【図12】本発明の第6の実施例による行電極対の上面

図である。

【図13】本発明の第7の実施例による行電極対の上面図である。

【図14】本発明の第8の実施例による行電極対の上面図である。

【図15】本発明の第9の実施例による行電極対の上面図である。

【図16】本発明の第10の実施例による行電極対の上面図である。

#### 【主要部分の符号の説明】

32 突出部

120 プラズマディスプレイ装置

126 隔壁

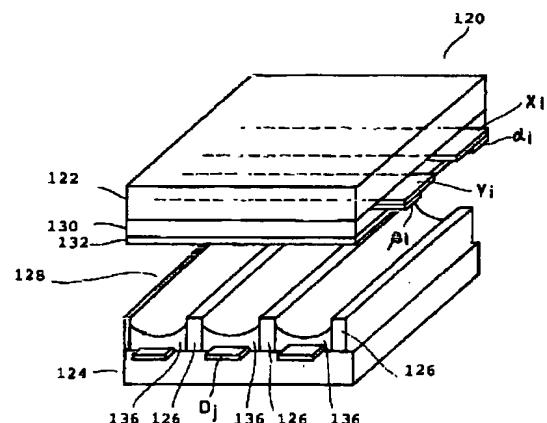
A 予備放電としてのリセット放電による放電領域

$P_{i,j}$  画素セル

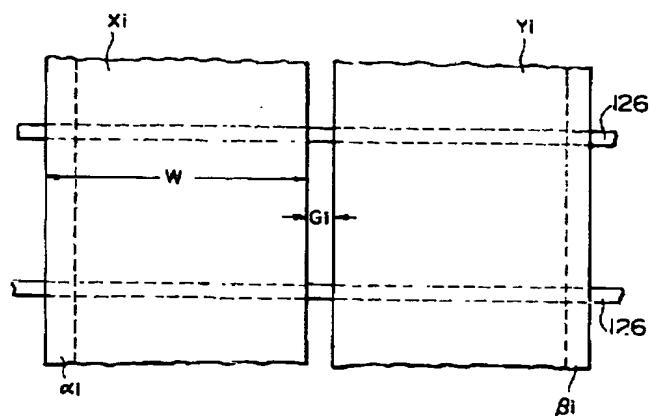
$X_i, Y_i$  行電極

$D_j$  列電極

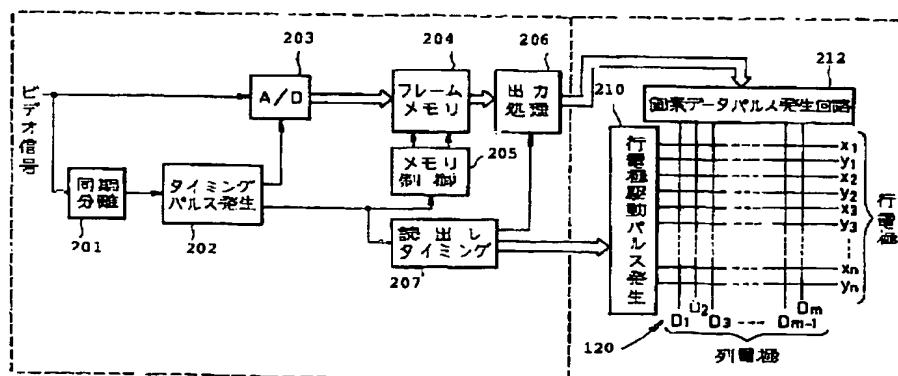
【図1】



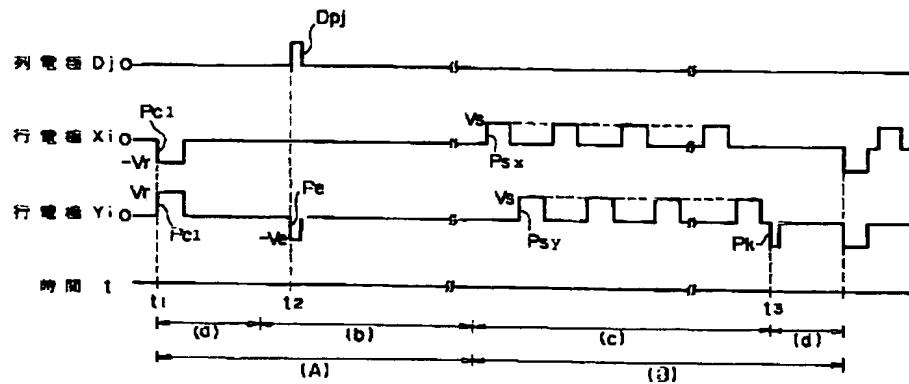
【図2】



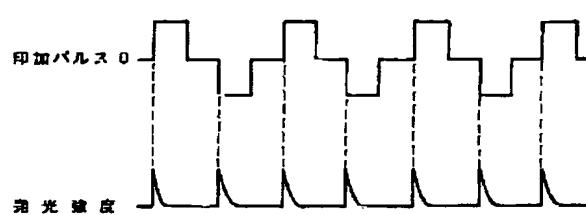
【図3】



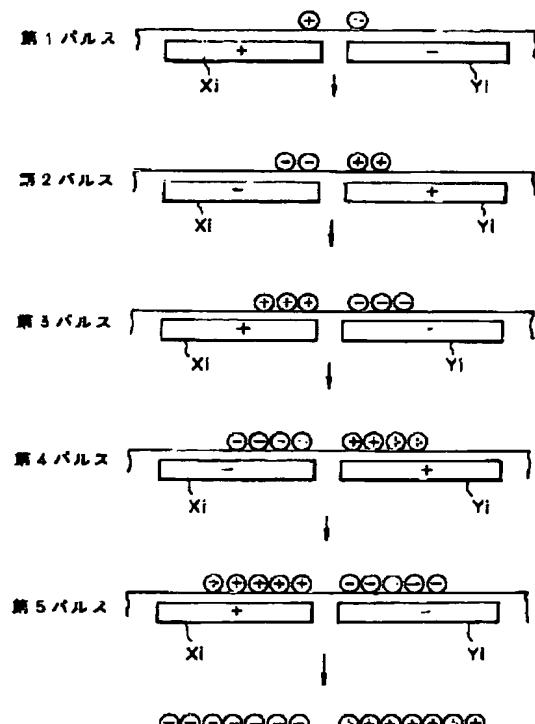
【図4】



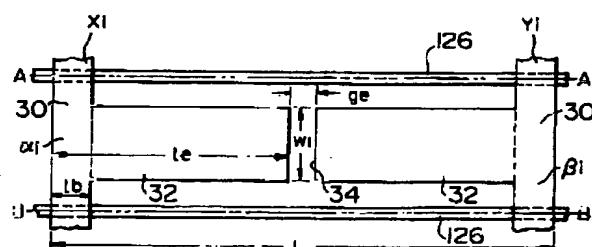
【図5】



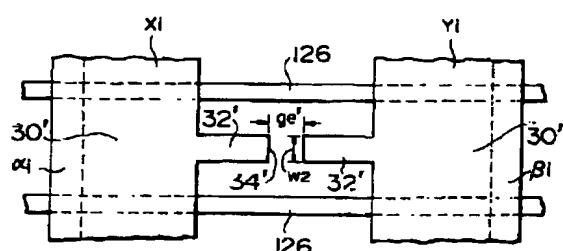
【図6】



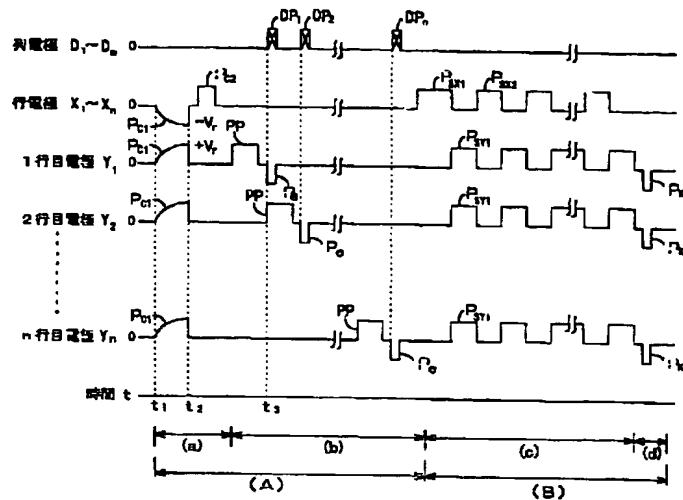
【図8】



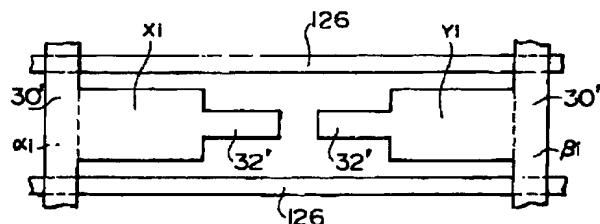
【図9】



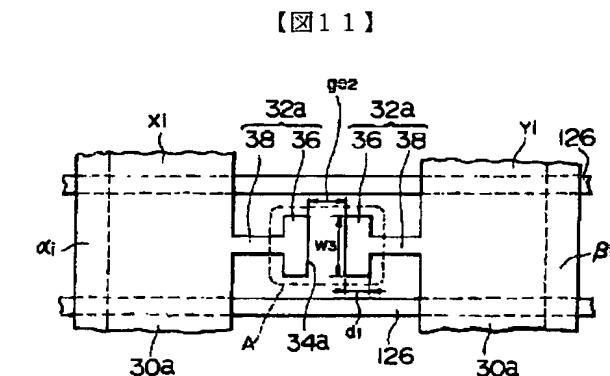
【図7】



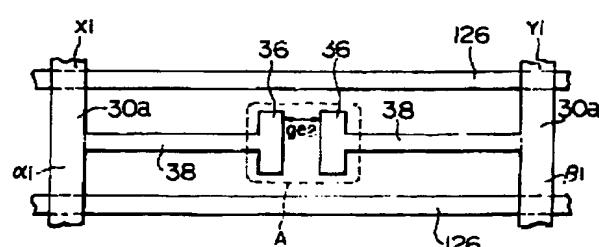
【図10】



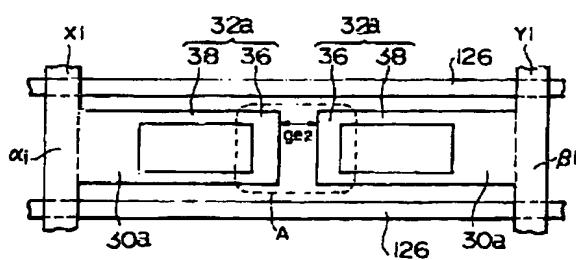
【図12】



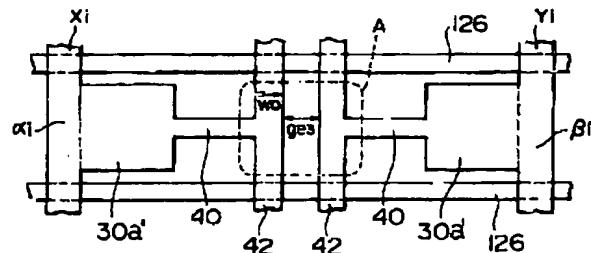
【図13】



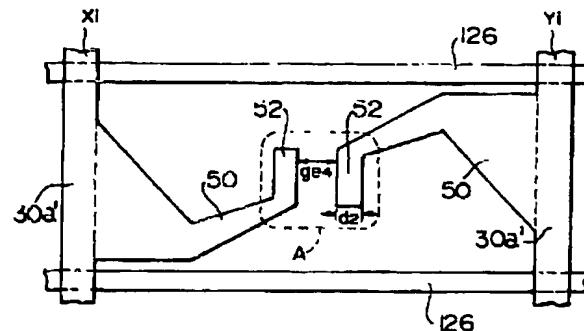
【図14】



【図15】



【図16】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**